

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-260179

(43)Date of publication of application : 27.10.1988

(51)Int.Cl.

H01L 29/78

G11C 17/00

H01L 27/10

(21)Application number : 62-093366

(71)Applicant : SONY CORP

(22)Date of filing : 17.04.1987

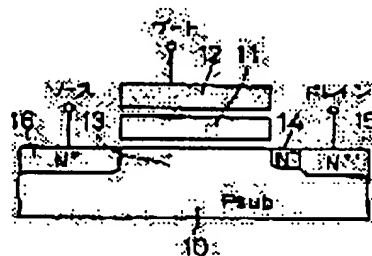
(72)Inventor : NODA MASANORI

(54) SEMICONDUCTOR NONVOLATILE MEMORY DEVICE

(57)Abstract:

PURPOSE: To inhibit hot carriers generated in a drain effectively, and to prevent a soft-light by forming double structure, in which one of impurity regions has the function of the relaxation of field concentration and using the double structure side as the drain only at the time of reading.

CONSTITUTION: When data are read, an impurity region being shaped in double structure and consisting of a low-concentration impurity region 14 and a high-concentration impurity region 15 is employed as a drain, and a high-concentration impurity region 16 is used as a source. Required voltage is applied, and data are read by the fluctuation of threshold voltage V_{th} corresponding to the presence of the storage of the charges of a floating gate electrode 11. The drain side is formed in double structure by the formation of the low-concentration impurity region 14 for relaxing field concentration at the time of the reading, thus inhibiting the generation of hot carriers. Accordingly, a soft-light is prevented effectively.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

⑨ 日本国特許庁(JP)

訂正有り
⑩ 特許出願公開

⑧ 公開特許公報(A)

昭63-260179

⑨ Int. Cl.

識別記号

庁内整理番号

④ 公開 昭和63年(1988)10月27日

H 01 L 29/78

3 7 1

7514-5F

G 11 C 17/00

1 0 1

7341-5B

H 01 L 27/10

8624-5F

審査請求 未請求 発明の数 1 (全6頁)

⑨ 発明の名称 半導体不揮発性メモリ装置

⑪ 特 願 昭62-93386

⑫ 出 願 昭62(1987)4月17日

⑬ 発 明 者 野 田 昌 敬 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑭ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号

⑮ 代 理 人 弁理士 小 池 晃 外1名

明細書

装置に関する。

1. 発明の名称

半導体不揮発性メモリ装置

2. 特許請求の範囲

ゲート直下のチャンネル領域を挟んで対向する一対の不純物領域の一方は、低濃度不純物領域が高温度不純物領域のチャンネル側に形成された2重構造とされ、上記一対の不純物領域の他方は、高温度不純物領域からなる構造とされるものである。

データの書き込み時には上記2重構造の不純物領域がソースとされ、データの読み出し時には上記2重構造の不純物領域がドレインとされる半導体不揮発性メモリ装置。

3. 発明の詳細な説明

A. 産業上の利用分野

本発明はEPROM等の半導体不揮発性メモリ

B. 発明の概要

本発明は、EPROM等の半導体不揮発性メモリ装置において、ソース/ドレイン領域の一方を低濃度および高温度の不純物領域からなる2重構造とし他方を高温度不純物領域とものであって、書き込み時には上記2重構造の方をソースとし、読み出し時には上記2重構造の方をドレインとして動作させることにより、素子の微細化を図った場合で合っても、その書き込み特性を向上させながら読み出し時のソフトライトを防止するものである。

C. 従来の技術

電荷を所屬フローティングゲートに蓄積してデータの記憶を行うEPROM等の半導体不揮発性メモリ装置が知られている。

第3図および第4図は、このような半導体不揮発性メモリ装置のそれぞれ一例を示す概略断面図

特開昭63-260179 (2)

であって、第3図はLDD構造の半導体不揮発性メモリ装置の例であり、第4図はDDD構造の半導体不揮発性メモリ装置の例である。ここで、簡単にこれらの半導体不揮発性メモリ装置について説明すると、まず、LDD構造の半導体不揮発性メモリ装置は、第3図に示すように、P型のシリコン基板31上に図示を省略したゲート酸化膜を介してフローティングゲート電極32が形成され、その上に酸化膜を介してコントロールゲート電極33が形成される構造になっている。上記P型のシリコン基板31に形成されるソース/ドレイン領域は、ゲート直下のチャンネル領域34に近いところでそれぞれ狭く形成されて配置されてなる低濃度不純物領域35、35と、そのチャンネル領域34からみてそれぞれ外側に配置されてなる高濃度不純物領域36、36とにより構成されている。

また、第4図に示す半導体不揮発性メモリ装置は、同様にP型のシリコン基板41上にフローティングゲート電極42とコントロールゲート電極

43をそれぞれ酸化膜を介して積層させた構造となっており、ソース/ドレイン領域は、2重構造等の平段により狭く且つ広く形成されてなる低濃度不純物領域45、45と、その内部にそれぞれ配された高濃度不純物領域48、48とから構成されている。

ここで、これらの半導体不揮発性メモリ装置の動作について説明すると、まず、書き込み時には、ドレイン-ソース間に電圧を印加し、且つコントロールゲート電極33、43にも電圧を印加して、ドレイン近傍で発生するホットキャリアの電荷分を絶縁層を介して上記フローティングゲート電極32、42に保持させる。次に、読み出し時には、上記フローティングゲート電極32、42は書き込みの有無に応じて電荷の蓄積の有無が生じていることから、その閾値電圧 V_{th} の変動が生じ、ドレイン-ソース間に電圧を与えて、チャンネルが形成されるかどうかでデータとして取り出せることになる。そして、消去時には例えば紫外線が照射されてフローティングゲート電極32、42の

内部に蓄積されていた電子を逃がすことにより行われている。

D. 発明が解決しようとする問題点

しかしながら、上述の構造の半導体不揮発性メモリ装置においては、特に微細化を図った場合に、書き込み特性を向上させながら、ソフトライトの防止を図ることが容易でないという問題点を有している。

すなわち、半導体不揮発性メモリ装置の微細化を図りチャンネル長を短くした場合には、ドレイン近傍の電界の集中度が高まり、ホットキャリアが発生し易くなって、当該半導体不揮発性メモリ装置の書き込み特性は向上することになる。

しかし、これは同時に読み出し時においてもドレイン近傍でホットキャリアが生じ易くなることを意味し、上述のような電界を緩和するための低濃度不純物領域35、45を設けた場合であっても、微細化が進むにつれ読み出し時の低い電圧で書き込みが行われてしまう“ソフトライト”が生

ずることになる。そして、このようなソフトライトによっては、記憶しているデータが誤りなものとなるおそれがあり、このソフトライトの防止が、微細化や書き込み特性の向上のために解決すべき技術的課題となっている。

そこで、本発明は上述の問題点に鑑み、装置の微細化を図った場合であっても書き込み特性を向上させ、同時にソフトライトを防止するような半導体不揮発性メモリ装置の提供を目的とする。

2. 問題点を解決するための手段

本発明は、ゲート直下のチャンネル領域を挟んで対向する一対の不純物領域の一方は、低濃度不純物領域が高濃度不純物領域のチャンネル側に形成された2重構造とされ、上記一対の不純物領域の他方は、高濃度不純物領域からなる構造とされるものであって、データの書き込み時には上記2重構造の不純物領域がソースとされ、データの読み出し時には上記2重構造の不純物領域がドレインとされる半導体不揮発性メモリ装置により上述

特開昭63-260179 (3)

の問題点を解決する。

F. 作用

ソース/ドレイン領域の構造として、上述のような低濃度不純物領域が高濃度不純物領域のチャンネル側に形成された2重構造としたときでは、電界の集中を緩和することができ、ホットキャリアの発生を抑制する効果を持つことになる。一方、ソース/ドレイン領域の構造として、単に高濃度不純物領域のみの構造としたときでは、このような電界の集中の緩和の機能はない。そこで、本発明は、まず、ホットキャリアを十分に発生させる必要のある書き込み時において、ソースを上記2重構造の不純物領域とし、ホットキャリアが発生するドレイン接合側を高濃度不純物領域のみの不純物領域としている。すなわち、高濃度不純物領域のみの不純物領域は、電界緩和の機能がないことから、そのホットキャリアの発生は十分に行われることになる。次に、ソフトライトを防止してホットキャリアの発生を抑制する必要がある読み

出し時において、本発明は、ソースを高濃度不純物領域のみの不純物領域とし、ドレインを上記2重構造としている。このときには、ドレイン側が電界集中の緩和の機能を有することになり、その電界の集中の緩和からホットキャリアの発生は有効に防止されることになる。

G. 実施例

本発明の好適な実施例を図面を参照しながら説明する。

図1の実施例

本実施例の半導体不揮発性メモリ装置は、2重構造の不純物領域として、LDD構造タイプの不純物領域を有するものであり、書き込み時と読み出し時ではソースとドレインが逆転することから、酸化化を回った場合であっても書き込み特性を向上させて同時にソフトライトを有効に防止することができるものである。

まず、その構造について、第1図および第1

みの動作について説明する。

図1を参照しながら説明する。

本実施例の半導体不揮発性メモリ装置は、P型のシリコン基板10上に図示を省略するが酸化膜等の絶縁層を介してフローティングゲート電極11が形成され、その上部に酸化膜等の絶縁層を介してコントロールゲート電極12が形成されている。これらゲートの直下のチャンネル領域13を挟んで対向する一対の不純物領域の一方は、低濃度不純物領域14と高濃度不純物領域15の2重構造とされ、低濃度不純物領域14が高濃度不純物領域15のチャンネル側に配されており、例えばゲート電極の側壁のサイドウォールやマスク層等を利用して形成された低濃度不純物領域14がチャンネル領域13に隣接して形成された構造になっている。また、上記ゲートの直下のチャンネル領域13を挟んで対向する一対の不純物領域の他方は、高濃度不純物領域15のみからなる構造とされており、この高濃度不純物領域15はチャンネル領域13に隣接して形成されている。

次に、まず、第1図を参照しながら、書き込

み時の動作について説明する。

本実施例の半導体不揮発性メモリ装置は、そのデータの書き込み時において、第1図に示すように、2重構造とされた低濃度不純物領域14と高濃度不純物領域15とからなる不純物領域がソースとされ、高濃度不純物領域15がドレインとされる。そして、ドレイン-ソース間およびゲート-ソース間に所定の電圧を与えることでデータの書き込みが行われることになるが、この書き込み時の状態では、電界の集中の緩和がなされていない高濃度不純物領域15のみの側がドレインとされることから、電界の集中によってホットキャリアを効率的に発生させることができる。したがって、当該半導体不揮発性メモリ装置の酸化化を回って、ドレイン側の電界の集中度が高まった場合には、第3図や第4図に示した半導体不揮発性メモリ装置と比較してドレイン側に電界緩和のための低濃度不純物領域35、45がないことから、そのキャリアの注入特性は一層向上し、書き込み特性が向上することになる。

特開昭63-260179 (4)

続いて、第1図を参照しながら、読み出し時の動作について説明する。

本実施例の半導体不揮発性メモリ装置は、そのデータの読み出し時において、第1図に示すように、3重構造とされた低濃度不純物領域14と高濃度不純物領域15とからなる不純物領域がドレインとされ、高濃度不純物領域16がソースとされる。そして、所要の電圧が印加されて、上記フローティングゲート電極11の電荷の蓄積の有無に応じた閾値電圧 V_{th} の成時によりデータが読み出されるが、この読み出し時においては、ドレイン側が電界集中を緩和するための低濃度不純物領域14を有してなる3重構造とされていることから、ホットキャリアの発生は抑制されることになり、ソフトライトを有効に防止し得ることになる。また、従来の半導体不揮発性メモリ装置では、その微細化を図った場合には、書き込み特性が向上するもののドレインでのホットキャリアの発生が起こり易くなるが、本実施例の半導体不揮発性メモリ装置では、上述のように書き込み特性を向

上させたまま、ドレインでのホットキャリアの発生を抑制することができ、そのソフトライトを防止することができる。

なお、上述の実施例では、Nチャンネルのものゝ説明したがPチャンネルでも良い。

第2の実施例

本実施例の半導体不揮発性メモリ装置は、2重構造の不純物領域として、DDD構造タイプの不純物領域を有するものであり、第1の実施例の半導体不揮発性メモリ装置と同様に、書き込み時と読み出し時にはソースとドレインが逆転することから、微細化を図った場合であっても書き込み特性を向上させて同時にソフトライトを有効に防止することができるものである。

まず、その構造について、第2図および第2図を参照しながら説明する。

本実施例の半導体不揮発性メモリ装置は、P型のシリコン基板30上に図示を省略するが酸化膜等の絶縁膜を介してフローティングゲート電極2

1が形成され、その上部に酸化膜等の絶縁膜を介してコントロールゲート電極22が形成されている。これらゲートの直下のチャンネル領域23を挟んで対向する一方の不純物領域の一方は、低濃度不純物領域24と高濃度不純物領域25の2重構造とされ、低濃度不純物領域24が高濃度不純物領域25の外側を取り囲むように配されている。このため高濃度不純物領域25のチャンネル側には低濃度不純物領域24が介在しており、後述するように読み出し時のみ電界を緩和してホットキャリアの発生を抑制することができる。この2重構造は、例えば図2に示す異なる3層の不純物を並置させて形成することができ、低濃度不純物領域24の内側に高濃度不純物領域24が配され、これがチャンネル領域23に隣接することになる。また、上記ゲートの直下のチャンネル領域23を挟んで対向する一方の不純物領域の他方は、高濃度不純物領域25のみからなる構造とされており、この高濃度不純物領域25は特に低濃度不純物領域が設けられずチャンネル領域23に隣接して形

成されている。

次に、まず、第2図を参照しながら、書き込み時の動作について説明する。

本実施例の半導体不揮発性メモリ装置は、そのデータの書き込み時において、第2図に示すように、2重構造とされた低濃度不純物領域24と高濃度不純物領域25とからなる不純物領域がソースとされ、高濃度不純物領域26がドレインとされる。そして、第1の実施例と同様に、所要の電圧を印加することでデータの書き込みが行われることになるが、この書き込み時には、高濃度不純物領域26のみの側がドレインとされ、このためホットキャリアを効率的に発生させて書き込み特性を向上させることができる。そして、微細化によって、ドレイン側の電界の集中度が高まった場合には、第3図や第4図に示した半導体不揮発性メモリ装置と比較して、さらに書き込み特性が向上することになる。

続いて、第2図を参照しながら、読み出し時の動作について説明する。

特開昭63-260179(5)

データの読み出し時において、第1図に示すように、2重構造とされた低濃度不純物領域24と高濃度不純物領域25とからなる不純物領域がドレインとされ、高濃度不純物領域25がソースとされる。そして、所定の電圧が印加されて、上記フローティングゲート電極21の電荷の蓄積の有無に応じた閾値電圧 V_{th} の変動によりデータが読み出されるが、この読み出し時においては、第1の実施例と同様に、ドレイン側が電界集中を緩和するための低濃度不純物領域24を有してなる2重構造とされていることから、ホットキャリアの発生は抑制されることになり、ソフトライトを有効に防止し得ることになる。また、その微細化を図った場合においても同様に、ドレインでのホットキャリアの発生を抑制することができ、そのソフトライトを防止することができる。

なお、上述の実施例では、Nチャンネルのものを説明したがPチャンネルでもよい。

H. 発明の効果

をそれぞれ示す。

第3図は従来の半導体不揮発性メモリ装置の一例を示す縦断面図であり、第4図は従来の半導体不揮発性メモリ装置の他の一例を示す縦断面図である。

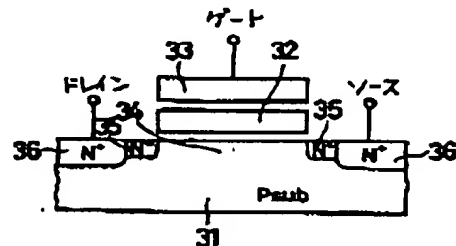
- 10、20 ————— P型のシリコン基板
 11、21 ————— フローティングゲート電極
 12、22 ————— コントロールゲート電極
 13、23 ————— チャンネル領域
 14、24 ————— 低濃度不純物領域
 15、25 ————— 高濃度不純物領域
 16、26 ————— 高濃度不純物領域

特許出願人 ソニー株式会社
 代理人 弁理士 小池 通
 同 田村 盛一

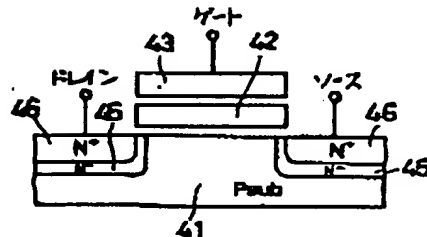
本発明の半導体不揮発性メモリ装置は、上述のように不純物領域の一方が電界集中の緩和の機能を有する2重構造とされ、読み出し時のみ2重構造をドレインとしていることから、そのドレインで発生するホットキャリアを有効に抑制してソフトライトを防止することができる。また、特に微細化を図った場合には、書き込み特性が向上することになるが、その場合でもソフトライトを有効に抑制することができ、ソフトライトの防止を書き込み特性の向上と共に実現するすることができる。

4. 図面の簡単な説明

第1図および第1図は本発明の半導体不揮発性メモリ装置の一例のそれぞれ縦断面図であって、第1図は書き込み時、第1図は読み出し時の状態をそれぞれ示す。また、第2図および第2図は本発明の半導体不揮発性メモリ装置の他の一例のそれぞれ縦断面図であって、第2図は書き込み時、第2図は読み出し時の状態

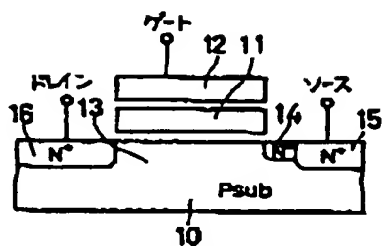
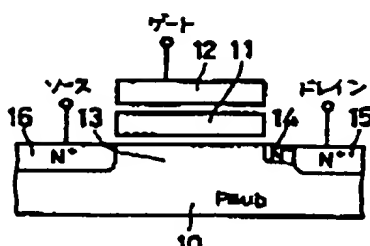
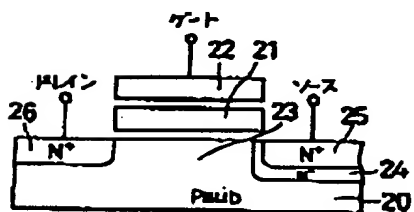
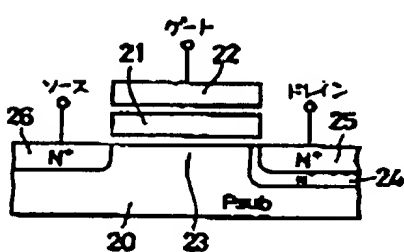


従来の
第3図



従来の
第4図

特開昭63-260179 (8)

書き込み時
第1図a読み出し時
第1図b書き込み時
第2図a読み出し時
第2図b

特開昭63-260179

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成6年(1994)8月8日

【公開番号】特開昭63-260179
 【公開日】昭和63年(1988)10月27日
 【年通号数】公開特許公報63-2602
 【出願番号】特願昭62-93366
 【国際特許分類第5版】

H01L 29/788

G11C 16/02

16/04

H01L 29/792

【F I】

H01L 29/78 371 8831-4M

G11C 17/00 307 D 6866-5L

予備補正書

平成6年1月18日

特許庁長官 府生 誠 敬

1. 事件の指示

昭和62年特許庁第02216号

2. 発明の名称

半導体不揮発性メモリ装置

3. 補正をする者

事件との関係 特許出願人

住所 東京都品川区北品川5丁目7番35号

名称 (218) ソニー株式会社

代表者 大沢 典雄

4. 代理人

住所 〒106 東京都港区虎ノ門二丁目6番4号
第11番ビル 五 03(5642)2224(代)

氏名 (5778) 弁護士 小 池 晃(特1名)

5. 補正命令の日付

日 期

6. 補正の対象

発明の詳細な説明
明細書の「発明の詳細な説明」の欄

7. 補正の内容

(1)明細書第2頁第8行目に「高抵抗不揮発性素子のものである」とある記載を「高抵抗不揮発性素子としたものである」と補正する。

(2)明細書第3頁第5行目に「LDD構造」とある記載を「LDD構造」と補正する。

(3)明細書第5頁第15行目から同頁第16行目にかけて「生じ易くなることを意味し、上述のような」とある記載を「生じ易くなることを意味する。一方、上述のような」と補正する。

(4)明細書第5頁第17行目から第8頁第3行目に「場合であっても・・・なるおそれがあり」とある記載を「場合、ドレイン電流でホットキャリアは生じ易く、漏れ出し等の低い電圧で書き込みが行われてしまう“ソフトライト”は促進するか、同時に書き込み特性の低下が生ずるおそれがあり」と補正する。

以 上